



PATENT
ATTORNEY DOCKET NO. 053785-5129

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re Application of:)
Jae-Yong PARK, et al.)
Application No.: 10/609,024) Group Art Unit: 2812
Filed: June 30, 2003) Examiner: Not Assigned

For: ACTIVE MATRIX TYPE ORGANIC LIGHT EMITTING DIODE DEVICE AND THIN
FILM TRANSISTOR THEREOF

Commissioner for Patents
Arlington, VA 22202

Sir:

SUBMISSION OF PRIORITY DOCUMENT

Under the provisions of 35 U.S.C. § 119, Applicants hereby claim the benefit of the filing
date of Korean Application No. 2002-0040409, filed July 11, 2002 for the above-identified
United States Patent Application.

In support of Applicants' claim for priority, filed herewith is one certified copy of the
above.

Respectfully submitted,

MORGAN, LEWIS & BOCKIUS LLP

By:

Robert J. Goodell, Reg. No. 41,040

Dated: March 23, 2004

MORGAN, LEWIS & BOCKIUS LLP
1111 Pennsylvania Avenue, NW
Washington, D.C. 20004
202-739-3000



별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto is a true copy from the records of the Korean Intellectual Property Office.

출원번호 : 10-2002-0040409
Application Number

출원년월일 : 2002년 07월 11일
Date of Application JUL 11, 2002

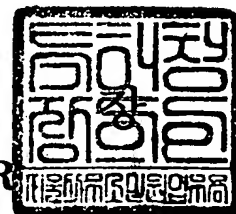
출원인 : 엘지.필립스 엘시디 주식회사
Applicant(s) LG.PHILIPS LCD CO., LTD.



2003 년 04 월 16 일

특 허 청

COMMISSIONER



【서지사항】

【서류명】 특허출원서
 【권리구분】 특허
 【수신처】 특허청장
 【창조번호】 0001
 【제출일자】 2002.07.11
 【발명의 명칭】 액티브 매트릭스형 유기전계발광 소자용 박막트랜지스터
 【발명의 영문명칭】 Thin Film Transistor for Active Matrix type Organic Light Emitting Diode Device

【출원인】

【명칭】 엘지 .필립스엘시디(주)

【출원인코드】 1-1998-101865-5

【대리인】

【성명】 정원기

【대리인코드】 9-1998-000534-2

【포괄위임등록번호】 1999-001832-7

【발명자】

【성명의 국문표기】 유준석

【성명의 영문표기】 YOO, JUHN SUK

【주민등록번호】 710921-1018311

【우편번호】 137-070

【주소】 서울특별시 서초구 서초동 1494-6 302호

【국적】 KR

【발명자】

【성명의 국문표기】 박재용

【성명의 영문표기】 PARK, JAE YONG

【주민등록번호】 681112-1894818

【우편번호】 431-060

【주소】 경기도 안양시 동안구 관양동 한가람 한양아파트 307-801

【국적】 KR

【심사청구】

청구

【취지】 특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인
 정원기 (인)

【수수료】

【기본출원료】 20 면 29,000 원

【가산출원료】 1 면 1,000 원

【우선권주장료】 0 건 0 원

【심사청구료】 6 항 301,000 원

【합계】 331,000 원

【첨부서류】

1. 요약서·명세서(도면)_1통

【요약서】

【요약】

본 발명에서는, 서로 대향되게 배치된 제 1, 2 전극과, 상기 제 1, 2 전극 사이에 개재된 유기전계발광층을 포함하는 유기전계발광 소자에서, 상기 제 1, 2 전극 중 어느 한 전극에 전류를 공급하는 구동 박막트랜지스터에 있어서, 일방향으로 형성된 게이트 전극과; 상기 게이트 전극을 덮는 아일랜드 패턴(island pattern)으로 형성된 반도체층과; 상기 반도체층 상부에서, 서로 일정간격 이격되어 상기 게이트 전극과 중첩되게 형성된 소스 전극 및 드레인 전극을 포함하며, 상기 게이트 전극과 소스 전극간의 중첩영역이 상기 게이트 전극과 드레인 전극간 중첩영역보다 큰 값을 가지는 것을 특징으로 하는 액티브 매트릭스형 유기전계발광 소자용 구동 박막트랜지스터를 제공함으로써, 화소의 축적용량을 증가시켜 화질을 개선할 수 있으며, 별도의 스토리지 캐패시턴스를 축소하거나 생략할 수 있어 비개구부 면적을 줄일 수 있고, 금속 배선간의 단락 불량을 최소화할 수 있는 장점을 가진다.

【대표도】

도 3a

【명세서】

【발명의 명칭】

액티브 매트릭스형 유기전계발광 소자용 박막트랜지스터{Thin Film Transistor for Active Matrix type Organic Light Emitting Diode Device}

【도면의 간단한 설명】

도 1은 일반적인 AMOLED(Active Matrix type Organic Light Emitting Diode Device)의 기본 화소 구조를 나타낸 도면.

도 2a, 2b는 종래의 역스태거드형(inverted staggered type) AMOLED용 박막트랜지스터 구조에 대한 도면으로서, 도 2a는 평면도이고, 도 2b는 상기 도 2a의 절단선 I-I에 따라 절단된 단면에 대한 단면도.

도 3a, 3b는 본 발명에 따른 역스태거드형 AMOLED용 구동 박막트랜지스터 구조에 대한 도면으로서, 도 3a는 평면도이고, 도 3b는 상기 도 3a의 절단선 IV-IV에 따라 절단된 단면을 도시한 단면도.

도 4는 본 발명의 실시예에 따른 구동 박막트랜지스터를 포함하는 AMOLED에 대한 단면도.

< 도면의 주요부분에 대한 부호의 설명 >

112 : 게이트 전극

114 : 반도체층

116 : 소스 전극

118 : 드레인 전극

120 : 전력공급선

IIIa : 제 1 중첩영역

IIIb : 제 2 중첩영역

T : 박막트랜지스터

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <10> 본 발명은 액티브 매트릭스형 유기전계발광 소자(Active Matrix type Organic Light Emitting Diode Device ; 이하, AMOLED로 약칭함)에 관한 것이며, 특히 AMOLED용 구동 박막트랜지스터(Thin Film Transistor)에 관한 것이다.
- <11> 상기 유기전계발광 소자를 포함한 평판디스플레이(FPD ; Flat Panel Display) 분야에서, 지금까지는 가볍고 전력소모가 적은 액정표시장치(LCD ; Liquid Crystal Display Device)가 가장 주목받는 디스플레이 소자였지만, 상기 액정표시장치는 발광소자가 아니라 수광소자이며 밝기, 콘트라스트(contrast), 시야각, 그리고 대면적화 등에 기술적 한계가 있기 때문에 이러한 단점을 극복할 수 있는 새로운 평판디스플레이 소자에 대한 개발이 활발하게 전개되고 있다.
- <12> 새로운 평판디스플레이 중 하나인 상기 유기전계발광 소자는 자체발광형이기 때문에 액정표시장치에 비해 시야각, 콘트라스트 등이 우수하며 백라이트가 필요하지 않기 때문에 경량박형이 가능하고, 소비전력 측면에서도 유리하다. 그리고, 직류저전압 구동이 가능하고 응답속도가 빠르며 전부 교체이기 때문에 외부충격에 강하고 사용온도범위도 넓으며 특히 제조비용 측면에서도 저렴한 장점을 가지고 있다.

- <13> 특히, 상기 유기전계발광 소자의 제조공정에는, 액정표시장치나 PDP(Plasma Display Panel)와 달리 증착 및 봉지(encapsulation) 장비가 전부라고 할 수 있기 때문에, 공정이 매우 단순하다.
- <14> 특히, 각 화소마다 스위칭 소자인 박막트랜지스터를 가지는 액티브 매트릭스방식으로 유기전계발광 소자를 구동하게 되면, 낮은 전류를 인가하더라도 동일한 휘도를 나타내므로 저소비전력, 고정세, 대형화가 가능한 장점을 가진다.
- <15> 이하, 이러한 액티브 매트릭스형 유기전계발광 소자(이하, AMOLED로 약칭함)의 기본적인 구조 및 동작특성에 대해서 도면을 참조하여 상세히 설명한다.
- <16> 도 1은 일반적인 AMOLED의 기본 화소 구조를 나타낸 도면이다.
- <17> 도시한 바와 같이, 제 1 방향으로 주사선이 형성되어 있고, 주사선과 교차되는 제 2 방향으로 서로 일정간격 이격되게 신호선 및 전력공급선(power supply line)이 형성되어 있으며, 신호선 및 전력공급선과 주사선이 교차되는 영역은 화소 영역(pixel area)으로 정의한다.
- <18> 상기 주사선과 신호선의 교차지점에는 어드레싱 엘리먼트(addressing element)인 스위칭 박막트랜지스터(switching TFT)가 형성되어 있고, 이 스위칭 박막트랜지스터 및 전력공급선과 연결되어 스토리지 캐패시터(storage capacitor ; 이하, C_{ST} 라 칭함)가 형성되어 있으며, 이 스토리지 캐패시터(C_{ST}) 및 전력공급선과 연결되어, 전류원 엘리먼트(current source element)인 구동 박막트랜지스터가 형성되어 있고, 이 구동 박막트랜지스터와 연결되어 유기전계발광 다이오드(Electroluminescent Diode)가 구성되어 있다.

- <19> 즉, AMOLED의 화소는 기본적으로 게이트 구동전압인 화소 전압을 어드레싱(addressing)하기 위한 스위칭 박막트랜지스터와 AMOLED의 구동전류를 제어하는 구동 박막트랜지스터로 구성되어 있다. 그리고, 이러한 AMOLED에는 스위칭 및 구동을 위한 2개의 박막트랜지스터와, 화소 전압을 안정적으로 유지하기 위한 스토리지 캐패시턴스(storage capacitance)가 필수적으로 요구된다.
- <20> 도 2a, 2b는 종래의 역스태거드형(inverted staggered type) AMOLED용 박막트랜지스터 구조에 대한 도면으로서, 도 2a는 평면도이고, 도 2b는 상기 도 2a의 절단선 I-I에 따라 절단된 단면에 대한 단면도이다.
- <21> 도 2a에서는, 일방향으로 게이트 전극(12)이 형성되어 있고, 게이트 전극(12)을 덮는 위치에 아일랜드 패턴(island pattern)으로 반도체층(14)이 형성되어 있으며, 게이트 전극(12) 상부 반도체층(14) 영역 내에서 서로 일정간격 이격되게 소스 전극(16) 및 드레인 전극(18)이 형성되어 있고, 소스 전극(16)은 전술한 게이트 전극(12)과 동일방향으로 위치하는 전력공급선(20)에서 분기된 전극에 해당되며, 도면으로 제시하지는 않았지만 전술한 드레인 전극(18)은 유기전계발광 소자용 제 1 전극과 연결되고, 게이트 전극(12)은 스위칭 박막트랜지스터의 드레인 전극과 연결된다.
- <22> 도면으로 제시하지는 않았지만, 상기 구동 박막트랜지스터를 포함하는 유기전계발광 소자에는 전력공급선(20)과 연결되어 화소구동 전압을 일정시간 유지시키는 스토리지 캐패시턴스가 포함된다.
- <23> 이와 같이, 기존의 AMOLED에서는 소스 전극(16)과 드레인 전극(18) 간의 이격거리(d1)를 일정하게 유지하면서, 게이트 전극(12)과 소스 전극(16)간의 제 1 중첩영역(IIa)

과, 게이트 전극(12)과 드레인 전극(18)간의 제 2 중첩영역(IIb)이 서로 대칭적인 영역으로 구성된다.

<24> 도 2b에서는, 기판(10) 상에 게이트 전극(12)이 형성되어 있고, 게이트 전극(12)을 덮는 기판 전면에 게이트 절연막(13)이 형성되어 있으며, 게이트 절연막(13) 상부의 게이트 전극(12)을 덮는 위치에 반도체층(14)이 형성되어 있고, 반도체층(14) 상부에서 서로 일정간격 이격되게 소스 전극(16) 및 드레인 전극(18)이 형성되어 있다.

<25> 그리고, 상기 게이트 전극(12)과 소스 전극(16) 및 드레인 전극(18)간 중첩영역에 해당되는 제 1, 2 중첩영역(IIa, IIb)에 있어서, 제 1 중첩영역(IIa)에서의 기생용량(C_{gs})과 제 2 중첩영역(IIb)에서의 기생 용량(C_{gd})은 균일한 값을 가지며, 기존의 AMOLED에서는 이러한 기생 용량(C_{gs} , C_{gd})을 줄이기 위하여, 제 1, 2 중첩영역(IIa, IIb)을 최소화하였다.

<26> 한편, 기존의 액정표시장치용 박막트랜지스터는 스위칭 소자로만 이용되고, 구동시에는 공통 전압을 기준으로 데이터 전압이 조절됨으로써, 스위칭 박막트랜지스터의 기생 용량이 화질불량 현상인 플리커(flicker) 및 크로스 토크(cross-talk)가 주요인으로 작용하여 화질평가에 악영향을 주었다.

<27> 그러나, AMOLED에서는 전류량을 구동 박막트랜지스터에서 조정하여 화질의 그레이(gray) 등을 표현해야 하기 때문에 일정 전류의 유지가 화질특성과 관련하여 매우 중요하다.

<28> 즉, AMOLED에서는 스토리지 캐패시턴스에서 유지된 전압이 안정되지 못하면 전류레벨이 크게 흔들려 그레이(gray) 등의 화질 구현이 힘들기 때문에, AMOLED에서는 스토리

지 캐패시턴스의 역할이 매우 중요하다. 또한, AMOLED에서는 화소 전압의 소스, 드레인 방향이 결정되어 비대칭적으로 동작하는 전류조절(current-modulation) 소자이고, 액정 표시장치와 달리 (+), (-)에서의 극성 반전이 일어나지 않기 때문에, 기생 용량에 의한 화질 불량 요소가 적게 된다.

<29> 이러한 AMOLED와 액정표시장치의 구동상의 차이점에도 불구하고, 기존에는 AMOLED 용 구동 박막트랜지스터를 일반적인 스위칭 소자용 박막트랜지스터와 같이 게이트 전극과 소스 전극 간의 중첩면적을 게이트 전극과 드레인 전극간 중첩면적과 동일하게 구성하고, 별도로 스토리지 캐패시턴스 크기에 화소 전압량을 의존함에 따라, 스토리지 캐패시턴스 영역에서 인접하는 금속 패턴간의 단락 불량과 같은 제품 불량이 발생하는 문제점이 있었다.

【발명이 이루고자 하는 기술적 과제】

<30> 이러한 문제점을 해결하기 위하여, 본 발명에서는 AMOLED의 스토리지 캐패시턴스를 증가시켜 화질을 개선하고, 별도의 스토리지 캐패시턴스의 면적을 최소화하거나 생략하여, 기존의 스토리지 캐패시턴스 영역에서 발생하는 불량을 최소화하는 것을 목적으로 한다.

<31> 이를 위하여, 본 발명에서는 AMOLED에서 역스태거드형 구동 박막트랜지스터를 구성함에 있어서, 게이트 전극과 소스 전극간의 중첩 면적을 게이트 전극과 드레인 전극간

중첩 면적보다 넓게하여, 게이트 전극과 소스 전극간 중첩영역에서 형성되는 용량을 화소 구동용 스토리지 캐패시턴스로 이용하고자 한다.

【발명의 구성 및 작용】

<32> 상기 목적을 달성하기 위하여, 본 발명의 제 1 특징에서는 서로 대향되게 배치된 제 1, 2 전극과, 상기 제 1, 2 전극 사이에 개재된 유기전계발광층을 포함하는 유기전계발광 소자에서, 상기 제 1, 2 전극 중 어느 한 전극에 전류를 공급하는 구동 박막트랜지스터에 있어서, 일방향으로 형성된 게이트 전극과; 상기 게이트 전극을 덮는 아일랜드 패턴(island pattern)으로 형성된 반도체층과; 상기 반도체층 상부에서, 서로 일정간격 이격되어 상기 게이트 전극과 중첩되게 형성된 소스 전극 및 드레인 전극을 포함하며, 상기 게이트 전극과 소스 전극간의 중첩영역이 상기 게이트 전극과 드레인 전극간 중첩영역보다 큰 값을 가지는 것을 특징으로 하는 액티브 매트릭스형 유기전계발광 소자용 구동 박막트랜지스터를 제공한다.

<33> 상기 게이트 전극과 반도체층 사이 구간에는 절연체가 위치하며, 상기 게이트 전극과 소스 전극이 중첩되는 영역은 화소 구동용 스토리지 캐패시턴스를 이루고, 상기 반도체층은, 비정질 실리콘으로 이루어진 액티브층과, 상기 액티브층 상부에서 불순물 비정질 실리콘으로 이루어지고, 상기 소스 및 드레인 전극 사이 이격구간에서 제거되어, 그 하부층을 이루는 액티브층을 노출시키는 오믹콘택층으로 이루어지는 것을 특징으로 한다

<34> 본 발명의 제 2 특징에서는, 기판 상에 형성된 게이트 전극과; 상기 게이트 전극을 덮는 기판 전면에서 형성된 게이트 절연막과; 상기 게이트 절연막 상부에서 게이트 전극을 덮는 반도체층과; 상기 반도체층 상부에서 서로 일정간격 이격되게 형성된 소스 전극 및 드레인 전극과; 상기 소스 전극 및 드레인 전극을 덮는 기판 전면에서 위치하며, 상기 드레인 전극을 일부 노출시키는 드레인 콘택홀을 가지는 보호층과; 상기 보호층 상부에서 드레인 콘택홀을 통해 드레인 전극과 연결되는 제 1 전극과; 상기 제 1 전극 상부에 형성된 유기전계발광층과; 상기 유기전계발광층을 덮는 기판 전면에서 형성된 제 2 전극을 포함하며, 상기 게이트 전극과 소스 전극간 중첩영역이 상기 게이트 전극과 드레인 전극간 중첩영역보다 큰 값을 가지는 것을 특징으로 하는 액티브 매트릭스형 유기전계발광 소자를 제공한다.

<35> 상기 게이트 전극과 소스 전극이 중첩되는 영역은, 화소 구동용 스토리지 캐패시터를 이루고, 상기 액티브 매트릭스형 유기전계발광 소자에는, 상기 구동 박막트랜지스터의 게이트 전극과 연결되는 스위칭 박막트랜지스터를 추가로 포함되는 것을 특징으로 한다.

<36> 이하, 본 발명에 따른 바람직한 실시예를 도면을 참조하여 상세히 설명한다.

<37> 도 3a, 3b는 본 발명에 따른 역스태거드형 AMOLED용 구동 박막트랜지스터 구조에 대한 도면으로서; 도 3a는 평면도이고, 도 3b는 상기 도 3a의 절단선 IV-IV에 따라 절단된 단면을 도시한 단면도이며, 설명의 편의상 게이트 전극, 반도체층, 소스 전극 및 드레인 전극을 중심으로 도시하였다.

- <38> 도 3a에서는, 일방향으로 게이트 전극(112)이 형성되어 있고, 게이트 전극(112)을 덮는 위치에 아일랜드 패턴으로 반도체층(114)이 형성되어 있으며, 게이트 전극(112)과 중첩되고, 반도체층(114)과 대응되는 위치에서 서로 일정간격 이격되게 소스 전극(116) 및 드레인 전극(118)이 형성되어 있으며, 상기 소스 전극(116)을 포함하고 상기 게이트 전극(112)과 동일 방향으로 전력공급선(120)이 형성되어 있다. 상기 게이트 전극(112), 반도체층(114), 소스 전극(116) 및 드레인 전극(118)은 AMOLED용 구동 박막트랜지스터(T)를 이룬다.
- <39> 도면으로 상세히 제시하지는 않았지만, 게이트 전극(112)과 반도체층(114) 사이 구 간에는 절연체가 위치하고, 게이트 전극(112)은 미도시한 스위칭 박막트랜지스터의 드레인 전극과 연결되고, 전술한 구동 박막트랜지스터(T)용 드레인 전극(118)은 유기전계발 광 소자용 제 1 전극과 연결된다.
- <40> 본 발명에서는, 상기 게이트 전극(112)과 소스 전극(116)간의 제 1 중첩영역(IIIa)의 크기가 게이트 전극(112)과 드레인 전극(118)간 제 2 중첩영역(IIIb)보다 크게 형성 되고, 이때 소스 전극(116)과 드레인 전극(118)간 이격거리(d2)는 기존(상기 도 2a의 d1)과 대응되는 값을 갖는 것을 특징으로 한다.
- <41> 한 예로, 상기 게이트 전극(112)의 형성폭을 넓혀 게이트 전극(112)과 소스 전극(116)간 제 1 중첩영역(IIIa)을 넓힐 수 있다.
- <42> 도 3b에서는, 기판(110) 상에 게이트 전극(112)이 형성되어 있고, 게이트 전극(112)을 덮는 기판 전면에는 게이트 절연막(113)이 형성되어 있으며, 게이트 절연막(113) 상부에서 게이트 전극(112)을 덮는 위치에 반도체층(114)이 형성되어 있고, 반도체층

(114) 상부에서 서로 일정간격 이격되게 소스 전극(116) 및 드레인 전극(118)이 형성되어 있다.

<43> 상기 반도체층(114)은, 비정질 실리콘으로 이루어진 액티브층(114a)과, 액티브층(114a) 상부에서, 불순물 비정질 실리콘으로 이루어지고, 전술한 소스 전극(116) 및 드레인 전극(118)간 이격구간에서 제거되어, 그 하부층을 이루는 액티브층(114a)을 일부 노출시키는 오믹콘택층(114b)으로 이루어지고, 상기 소스 전극(116) 및 드레인 전극(118)간 이격구간에서 노출된 액티브층 영역(114a)은 채널(ch)을 이룬다.

<44> 그리고, 상기 소스 전극(116)과 드레인 전극(118)간의 이격거리(d2)는 상기 도 2a의 소스 전극과 드레인 전극간 이격거리(상기 도 2b의 d1)와 대응되는 값을 가지는 조건 하에서, 제 1 중첩영역(IIIa)이 제 2 중첩영역(IIIb)보다 큰 값을 가지는 것을 특징으로 한다.

<45> 한 예로, 상기 제 1 중첩영역(IIIa)을 제 2 중첩영역(IIIb)보다 큰 영역으로 형성하기 위하여, 상기 게이트 전극(112)의 형성폭을 소스 전극(116) 쪽으로 넓게 형성할 수 있다.

<46> 이와 같이, 본 발명에서는 게이트 전극(112)과 소스 전극(116)간의 중첩영역에 해당되는 제 1 중첩영역(IIIa)을 게이트 전극(112)과 드레인 전극(118)간 중첩영역에 해당되는 제 2 중첩영역(IIIb)보다 넓게하여, 게이트 전극(112)과 소스 전극(116)간 기생 용량을 스토리지 캐패시턴스(C_{ST})로 이용하는 것을 특징으로 한다. 반면, 미도시한 유기전계발광 소자용 제 1 전극과 연결되는 드레인 전극(118)과 게이트 전극(112)간의 제 2 중첩영역(IIIb)에서의 기생용량(C_{gd})은 기존과 같이 최소화되고, 이렇게 제 1, 2 중첩영역(IIIa, IIIb)을 비대칭적으로 구성하게 되면, 별도의 스토리지 캐패시턴스 형성

부를 줄이거나 생략할 수 있어, 비개구부 면적을 줄일 수 있고 금속 배선간의 단락 불량을 최소화할 수 있다.

<47> 도 4는 본 발명의 실시예에 따른 구동 박막트랜지스터를 포함하는 AMOLED에 대한 단면도이다.

<48> 도시한 바와 같이, 기판(210) 상에 게이트 전극(212)이 형성되어 있고, 게이트 전극(212)을 덮는 기판 전면에 게이트 절연막(213)이 형성되어 있으며, 게이트 절연막(213) 상부의 게이트 전극(212)을 덮는 위치에 반도체층(214)이 형성되어 있고, 반도체층(214) 상부에서 서로 일정간격 이격되게 소스 전극(216) 및 드레인 전극(218)이 형성되어 있어, 게이트 전극(212), 반도체층(214), 소스 전극(216) 및 드레인 전극(218)은 구동 박막트랜지스터(T)를 이루고, 구동 박막트랜지스터(T)를 덮는 기판 전면에 위치하며, 드레인 전극(218)을 일부 노출시키는 드레인 콘택홀(220)을 가지는 제 1 보호층(222)이 형성되어 있고, 드레인 전극(218) 상부에는 드레인 콘택홀(220)을 통해 드레인 전극(218)과 연결되는 제 1 전극(224)이 형성되어 있고, 제 1 전극(224) 상부에서 제 1 전극(224)의 주영역을 노출시키는 개구부(226)를 가지며, 제 1 전극(224)의 가장자리를 덮는 위치에 제 2 보호층(228)이 형성되어 있고, 제 2 보호층(228) 상부에 개구부(226)를 통해 제 1 전극(224)과 연결되어 유기전계발광층(230)이 형성되어 있고, 유기전계발광층(230)을 덮는 기판 전면에는 제 2 전극(232)이 형성되어 있다.

<49> 상기 제 1, 2 전극(224, 232)과, 제 1, 2 전극(224, 232) 사이에 개재된 유기전계발광층(230)은 유기전계발광 다이오드(E)를 이루고, 유기전계발광층(230)을 통해 발광된 빛은 제 1, 2 전극(224, 232) 중 한 전극쪽으로 발광된다.

<50> 한 예로, 제 1 전극(224)이 하부 전극을 이루고, 제 2 전극(232)이 상부 전극을 이루며, 제 1 전극(224)이 투광성 물질로 이루어져 제 1 전극(224)쪽으로 빛이 발광될 경우 하부발광 방식 AMOLED이 되고, 제 2 전극(232)이 투광성 물질로 이루어져 제 2 전극(232)쪽으로 빛이 발광될 경우 상부발광 방식 AMOLED에 해당된다.

<51> 본 발명에서는, 상기 게이트 전극(212)과 소스 전극(216)간의 중첩영역으로 정의되는 제 1 중첩영역(Va)을, 상기 게이트 전극(212)과 드레인 전극(218)간의 중첩영역으로 정의되는 제 2 중첩영역(Vb)보다 넓게 구성하는 것을 특징으로 하고, 제 1, 2 중첩영역(Va, Vb)에서의 기생 용량 중, 게이트 전극(212)과 소스 전극(216)의 중첩영역에서의 기생 용량은 화소 구동용 스토리지 캐패시턴스(C_{ST})로 이용하는 것을 특징으로 한다.

<52> 그러나, 본 발명은 상기 실시예에 한정되지 않으며, 본 발명의 취지를 벗어나지 않는 범위 내에서, 다양하게 변경하여 실시할 수 있다.

<53> 예를 들어, 본 발명에 따른 AMOLED용 박막트랜지스터는 세개 이상 다수 개로 구성될 수 있다.

【발명의 효과】

<54> 이상과 같이, 본 발명에 따른 AMOLED용 구동 박막트랜지스터 구조에 의하면, 화소의 축적용량을 증가시켜 화질을 개선할 수 있으며, 별도의 스토리지 캐패시턴스를 축소하거나 생략할 수 있어 비개구부 면적을 줄일 수 있고, 금속 배선간의 단락 불량을 최소화할 수 있는 효과를 가진다.

【특허청구범위】**【청구항 1】**

서로 대향되게 배치된 제 1, 2 전극과, 상기 제 1, 2 전극 사이에 개재된 유기전계 발광층을 포함하는 유기전계발광 소자에서, 상기 제 1, 2 전극 중 어느 한 전극에 전류를 공급하는 구동 박막트랜지스터에 있어서,

일방향으로 형성된 게이트 전극과;

상기 게이트 전극을 덮는 아일랜드 패턴(island pattern)으로 형성된 반도체층과;

상기 반도체층 상부에서, 서로 일정간격 이격되어 상기 게이트 전극과 중첩되게 형성된 소스 전극 및 드레인 전극

을 포함하며, 상기 게이트 전극과 소스 전극간의 중첩영역이 상기 게이트 전극과 드레인 전극간 중첩영역보다 큰 값을 가지는 것을 특징으로 하는 액티브 매트릭스형 유기전계발광 소자용 구동 박막트랜지스터.

【청구항 2】

제 1 항에 있어서,

상기 게이트 전극과 반도체층 사이 구간에는 절연체가 위치하며, 상기 게이트 전극과 소스 전극이 중첩되는 영역은 화소 구동용 스토리지 캐패시턴스를 이루는 액티브 매트릭스형 유기전계발광 소자용 구동 박막트랜지스터.

【청구항 3】

제 1 항에 있어서,

상기 반도체층은, 비정질 실리콘으로 이루어진 액티브층과, 상기 액티브층 상부에서 불순물 비정질 실리콘으로 이루어지고, 상기 소스 및 드레인 전극 사이 이격구간에서 제거되어, 그 하부층을 이루는 액티브층을 노출시키는 오믹콘택층으로 이루어지는 액티브 매트릭스형 유기전계발광 소자용 구동 박막트랜지스터.

【청구항 4】

기판 상에 형성된 게이트 전극과;

상기 게이트 전극을 덮는 기판 전면에 형성된 게이트 절연막과;

상기 게이트 절연막 상부에서 게이트 전극을 덮는 반도체층과;

상기 반도체층 상부에서 서로 일정간격 이격되게 형성된 소스 전극 및 드레인 전극과;

상기 소스 전극 및 드레인 전극을 덮는 기판 전면에 위치하며, 상기 드레인 전극을 일부 노출시키는 드레인 콘택홀을 가지는 보호층과;

상기 보호층 상부에서 드레인 콘택홀을 통해 드레인 전극과 연결되는 제 1 전극과 ;

상기 제 1 전극 상부에 형성된 유기전계발광층과;

상기 유기전계발광층을 덮는 기판 전면에 형성된 제 2 전극

을 포함하며, 상기 게이트 전극과 소스 전극간 중첩영역이 상기 게이트 전극과 드레인 전극간 중첩영역보다 큰 값을 가지는 것을 특징으로 하는 액티브 매트릭스형 유기전계발광 소자.

【청구항 5】

제 4 항에 있어서,

상기 게이트 전극과 소스 전극이 중첩되는 영역은, 화소 구동용 스토리지 캐패시터를 이루는 액티브 매트릭스형 유기전계발광 소자.

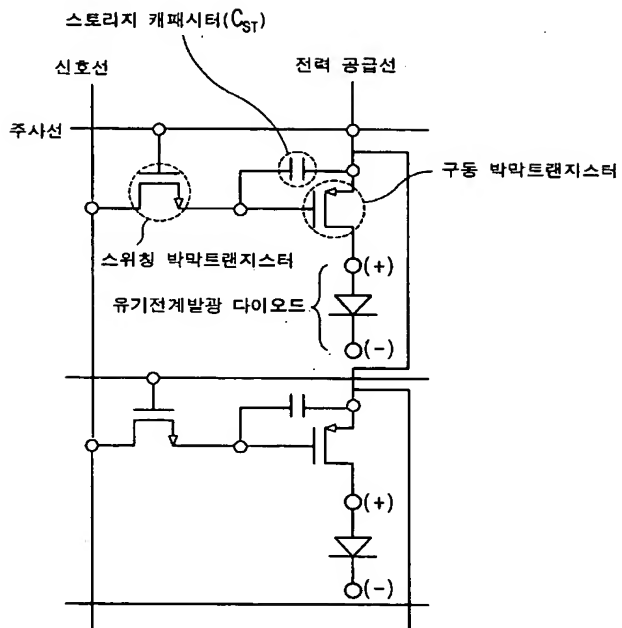
【청구항 6】

제 4 항에 있어서,

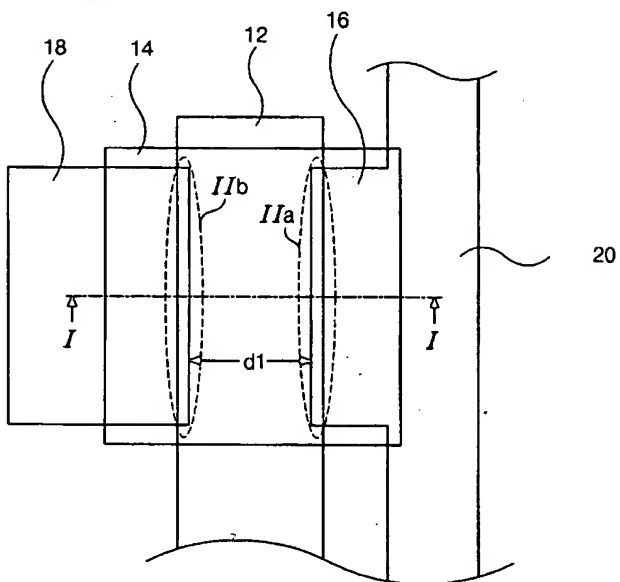
상기 액티브 매트릭스형 유기전계발광 소자에는, 상기 구동 박막트랜지스터의 게이트 전극과 연결되는 스위칭 박막트랜지스터를 추가로 포함되는 액티브 매트릭스형 유기전계발광 소자.

【도면】

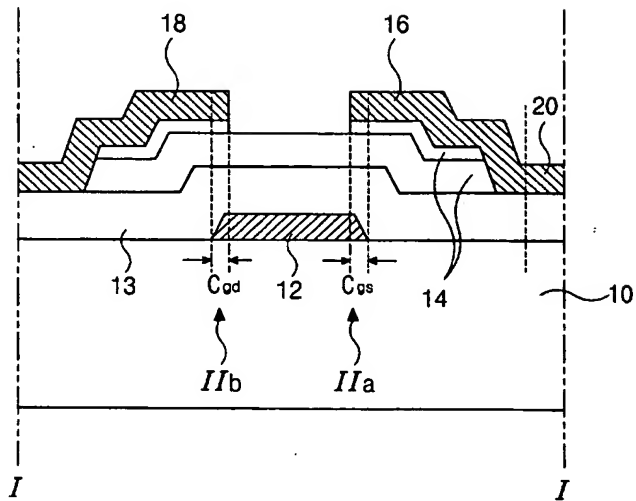
【도 1】



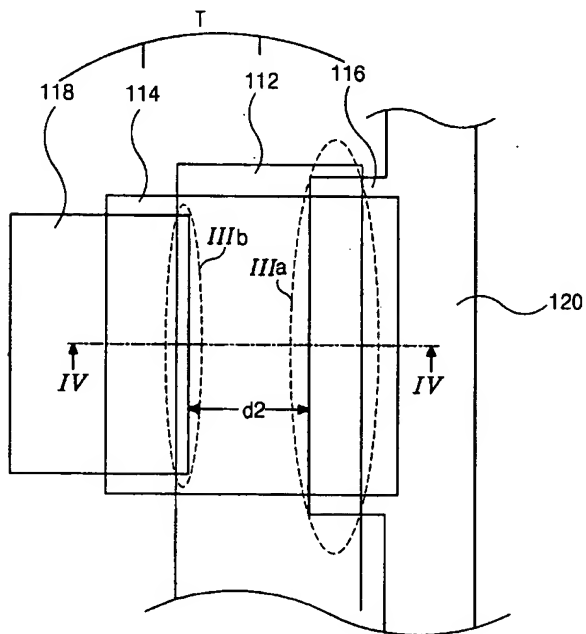
【도 2a】



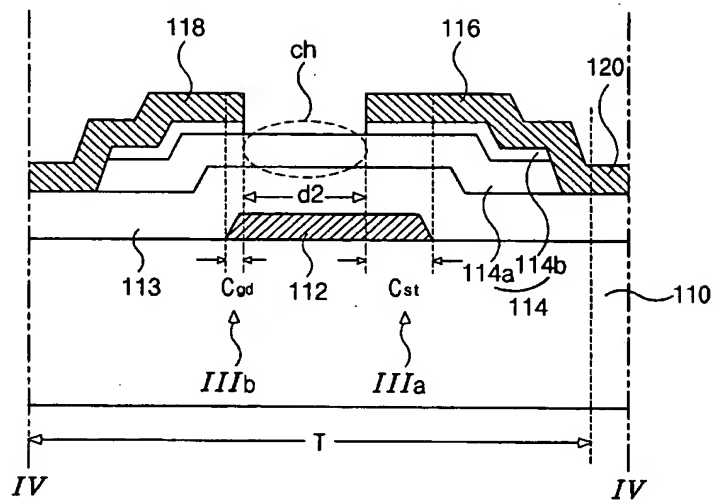
【도 2b】



【도 3a】



【도 3b】



【도 4】

